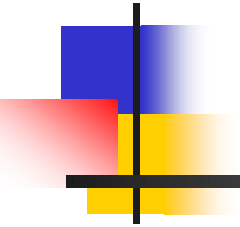


Bài 10

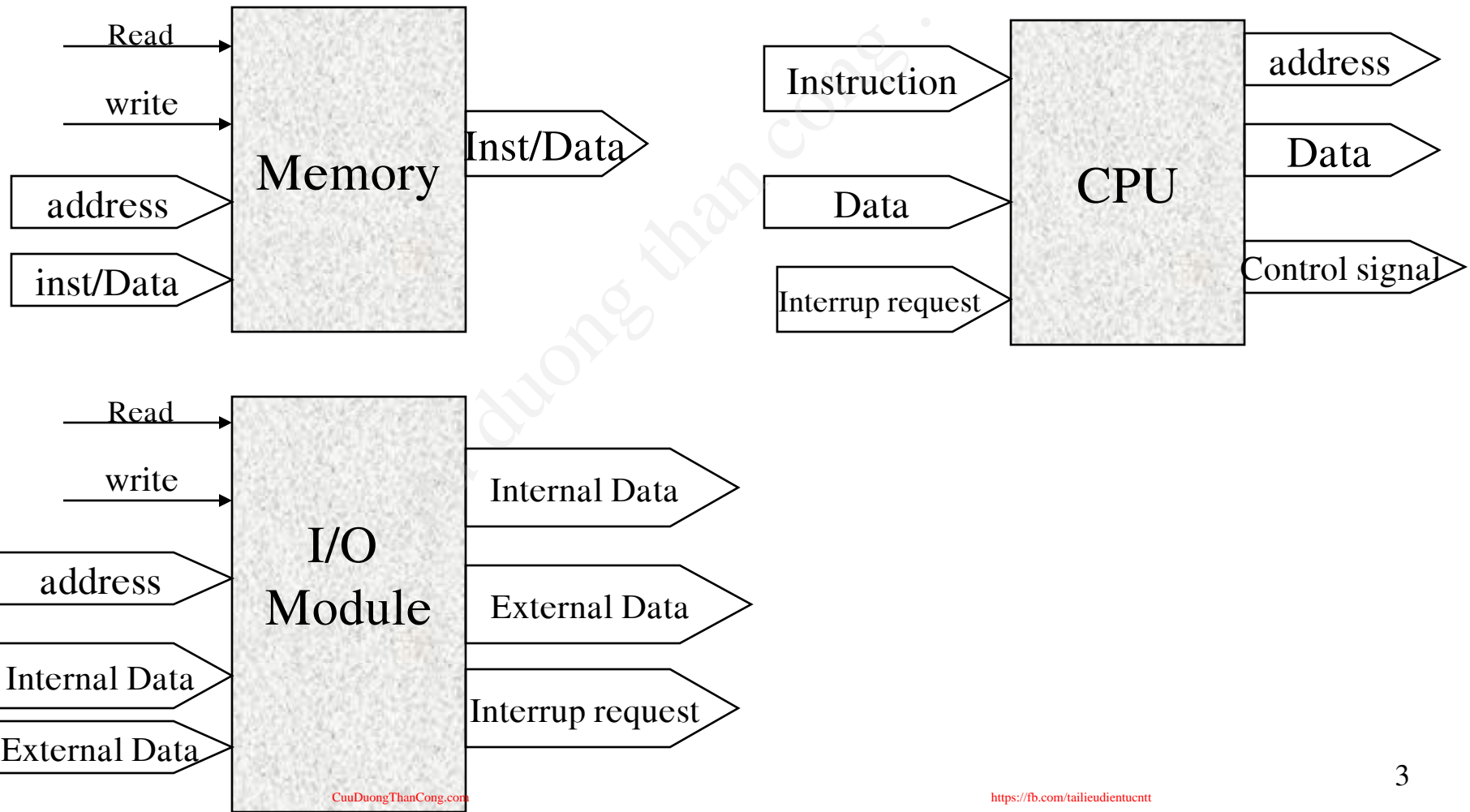
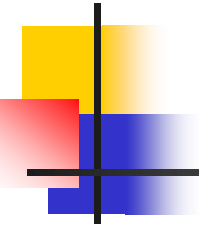
NG BUS





Cấu trúc liên nối

- Tập hợp các đường dẫn kết nối các module khác nhau được gọi là cấu trúc liên nối.
- c thiết kế cấu trúc này phụ thuộc vào nhu cầu trao đổi giữa các module.





Các hoạt động truyền thường xuyên

- Memory đến CPU
- CPU đến Memory
- I/O đến CPU
- CPU đến I/O
- I/O \leftrightarrow Memory



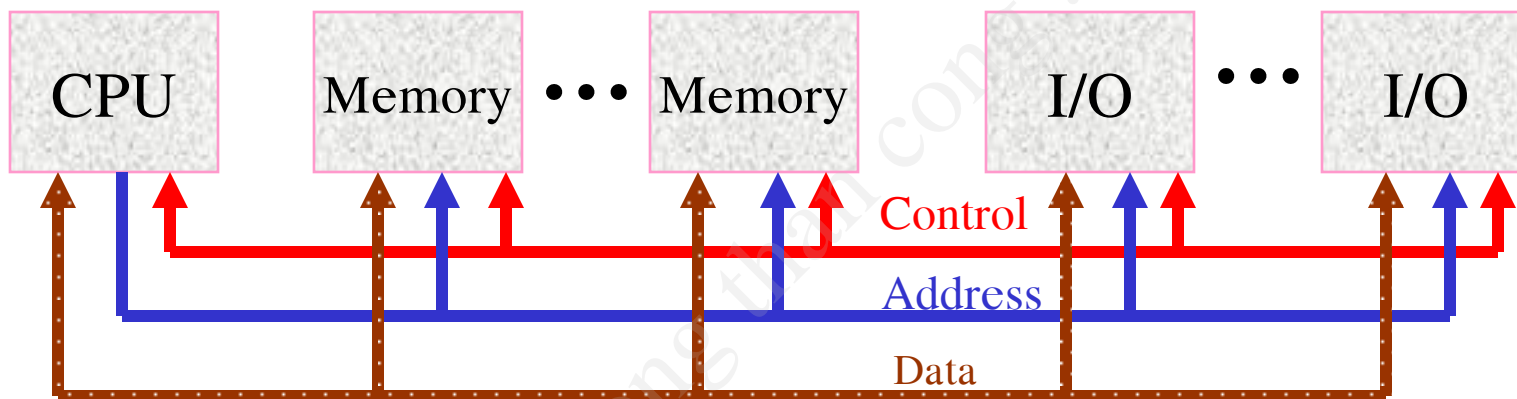
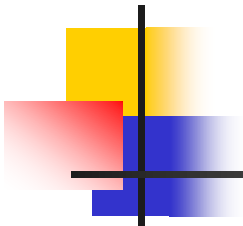
Liên kết bus

- Bus là một tuyến gồm nhiều đường thông tin kết nối hai hay nhiều thiết bị.
- Đặc tính quan trọng nhất của bus : bus là một môi trường truyền dẫn chia sẻ.
- Song song
- Máy tính chứa một số các bus khác nhau cung cấp đường nối giữa các thành phần tại các mức khác nhau trong tổ chức phân cấp của máy tính.



Bus hệ thống

- Một bus nối các thành phần chủ chốt của máy tính được gọi là bus hệ thống (system bus). Có nhiều thiết kế cho system bus. Bất kỳ thiết kế nào cũng có ba nhóm :
 - Data
 - Address
 - Control





Các đường điều khiển thông thường

- Ghi bộ nhớ
- Đọc bộ nhớ
- Ghi I/O
- Đọc I/O
- Truyền báo nhận ACK
- Yêu cầu bus
- Cấp bus
- Yêu cầu ngắt
- Định thời
- Reset



Hoạt động của bus

- Một module muốn truyền data phải làm hai điều:
 - lấy quyền dùng bus
 - truyền dữ liệu qua bus
- Một module muốn lấy data từ module khác
 - lấy quyền dùng bus
 - gửi yêu cầu đến module kia qua đường điều khiển và địa chỉ thích hợp
 - đợi



Phân cấp đa bus

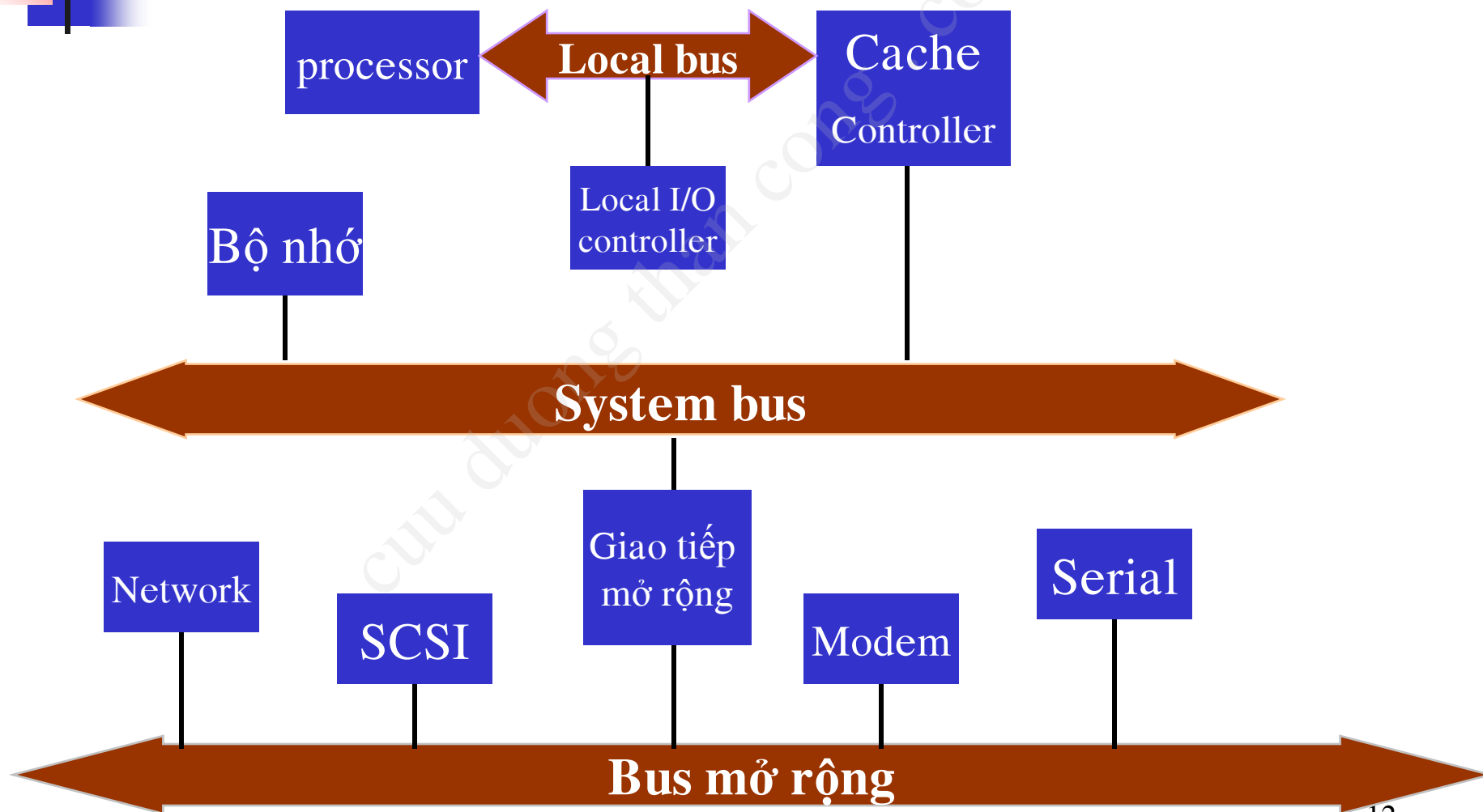
- Khi số thiết bị kết nối vào bus quá nhiều, hiệu suất máy trở nên sa sút bởi hai lý do:
 - trễ truyền lớn_ thời gian để lấy quyền dùng bus _vì điều khiển được chuyển từ thiết bị này sang thiết bị khác.
 - Bus bị nghẽn khi tổng yêu cầu truyền đạt mức giới hạn của bus;
- Nếu dùng bus rộng hơn, tốc độ cao hơn?



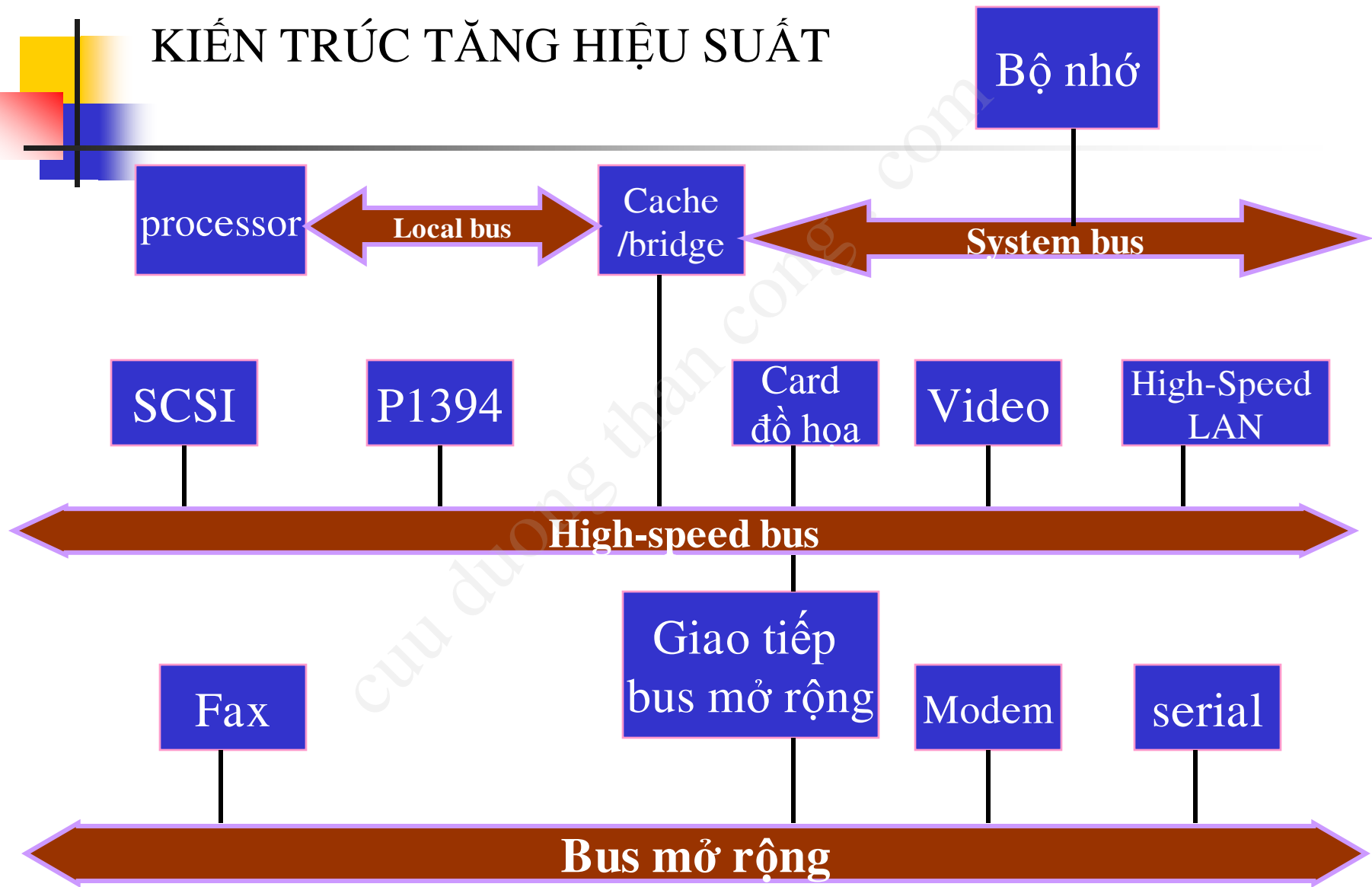
Phân cấp đa bus...

- Giải pháp cho vấn đề là dùng nhiều bus
- Local bus: kết nối CPU với bộ nhớ cache và có thể hỗ trợ kết nối cho một hay nhiều thiết bị cục bộ. Bộ điều khiển cache không chỉ kết nối đến local bus mà còn kết nối đến system bus.
- System bus: kết nối tất cả các module bộ nhớ.
- Expansion bus: mặc dù có thể kết nối nhiều I/O controller vào system bus. Nhưng giải pháp hiệu quả hơn là dùng một hay nhiều bus mở rộng. Giao tiếp bus mở rộng đem dữ liệu truyền giữa system bus với I/O controller trên bus mở rộng. Điều này cách ly được các luồng lưu lượng.

KIẾN TRÚC TRUYỀN THÔNG



KIẾN TRÚC TĂNG HIỆU SUẤT





Các đặc trưng của bus

- Loại bus
- Phương pháp phân xử
- Timing
- Bề rộng
- Dạng truyền data



Loại bus

- Không ghép kênh: được gán cố định cho một chức năng hay một nhóm thiết bị. Ví dụ
 - Ưu điểm
 - Nhược điểm
- Ghép kênh thời gian: bus được dùng cho nhiều chức năng. Ví dụ
 - Ưu điểm
 - Nhược điểm



Phương pháp phân xử bus

ng bus. Ví dụ I/O module muốn đọc ghi data trực tiếp với bộ nhớ không qua CPU. Mỗi lúc Bus chỉ phục vụ một đơn vị. Cấp bus cho đơn vị nào và vào thời điểm nào?

■ Phân thành hai nhóm phương pháp:

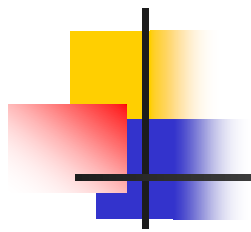
- Tập trung: dùng bus controller hay arbiter, phân phối thời gian, arbiter có thể là một module tách biệt hay là thành phần của CPU
- Phân bố: mỗi module chứa một access control logic, chúng tương tác với nhau để chia sẻ bus.

■ Mục đích của phân xử bus là bổ nhiệm một thiết bị CPU hay I/O module làm master. Master có thể khởi động đọc/ghi data với thiết bị khác. Các thiết bị được đọc hay ghi đó được gọi là slave.

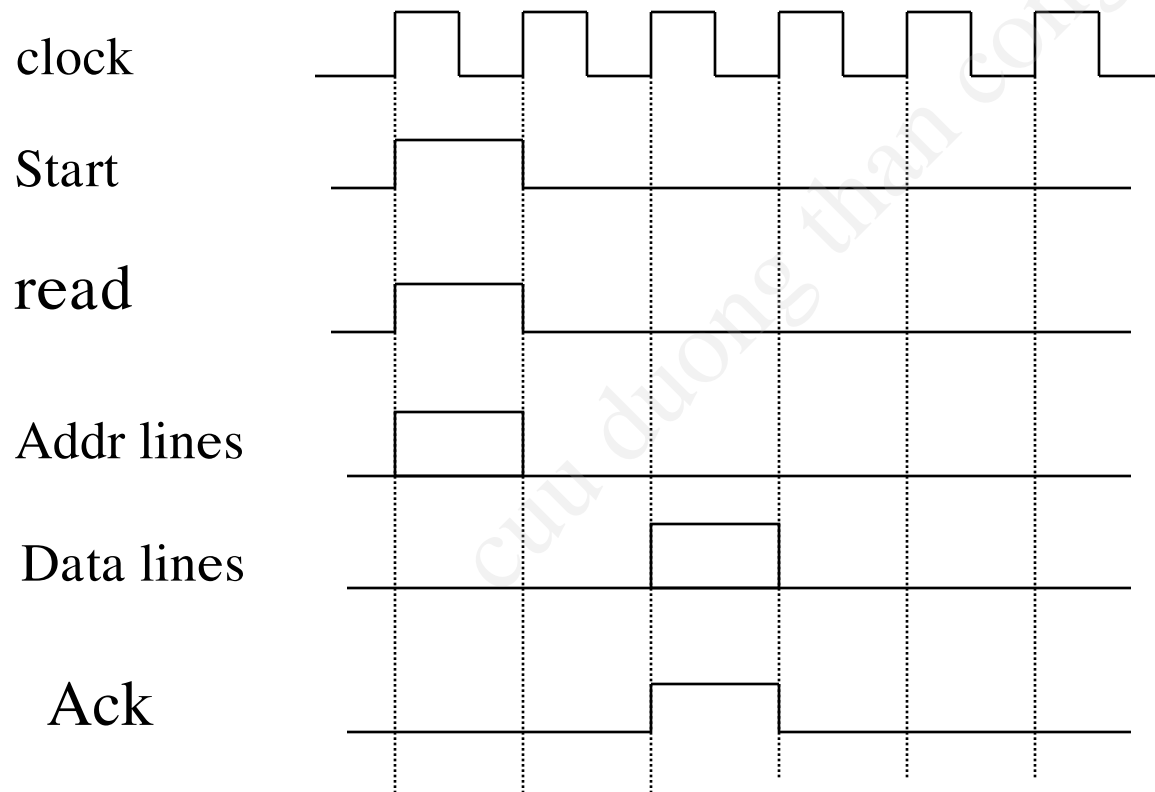


Timing

- Timing đề cập đến phương pháp trong đó các sự kiện được phối hợp trên bus.
 - Đồng bộ: diễn biến các sự kiện được xác định theo một đồng hồ (clock). Bus có một đường clock truyền trạng thái 1 và 0 luân phiên liên tục. Việc truyền 1-0 được xem như một chu kỳ đồng hồ hay **chu kỳ bus**, qua đó xác định một khe thời gian.
 - Tất cả các thiết bị trên bus đều thấy clock. Tất cả các sự kiện đều bắt đầu tại đầu của chu kỳ bus
 - Các tín hiệu bus có thể thay đổi tại sườn của xung clock
 - Hầu hết các sự kiện đều chiếm một chu kỳ.



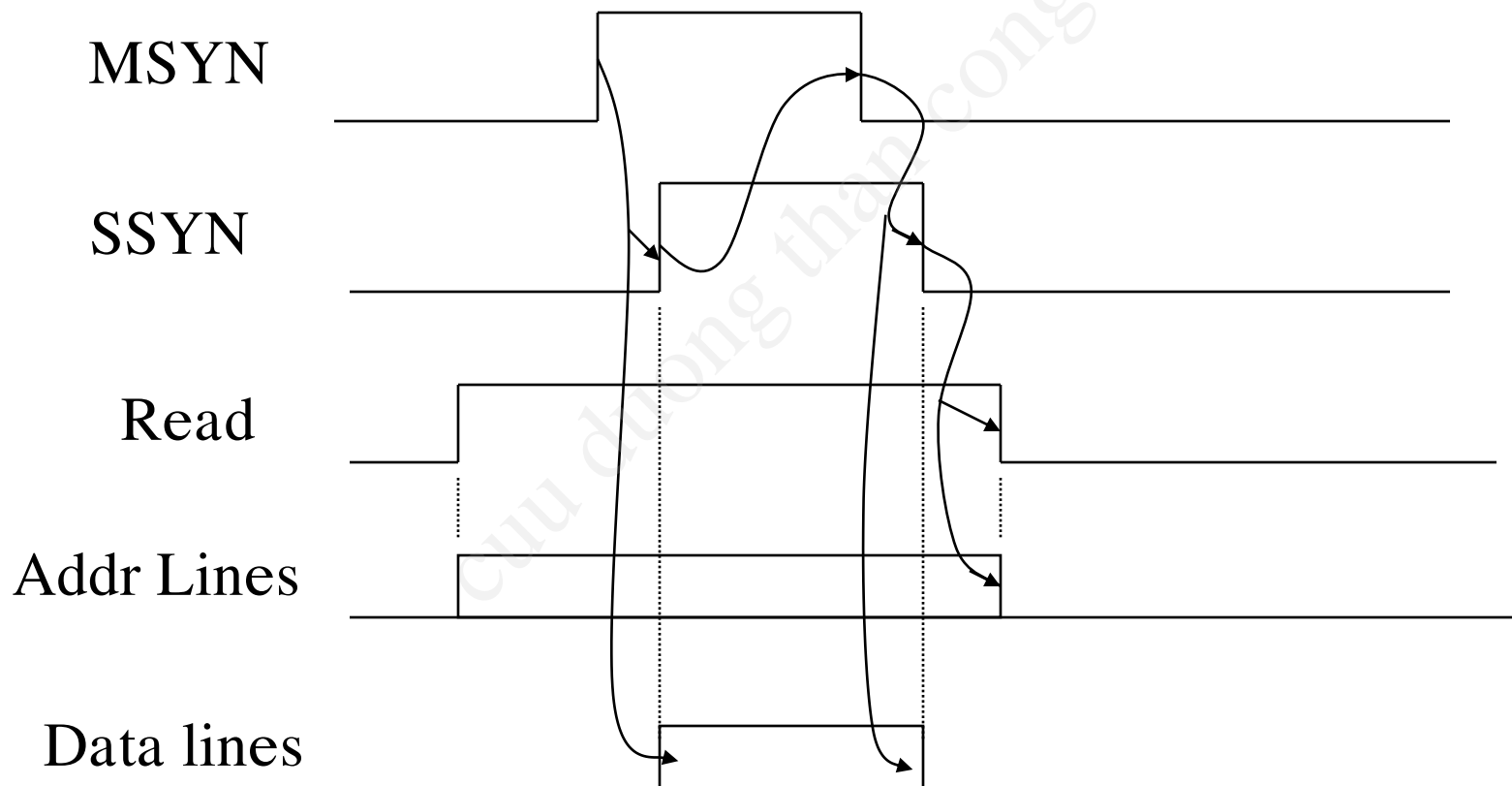
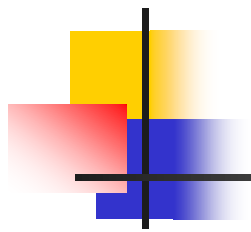
Timing đồng bộ





Timing...

- Timing bất đồng bộ: xuất hiện sự kiện này diễn ra sau và phụ thuộc vào sự xuất hiện của một sự kiện khác
- Cho phép một hỗn hợp các thiết bị nhanh chậm khác nhau, dùng kỹ thuật cũ và mới cùng chia sẻ bus.





Bề rộng bus

- Bề rộng của data bus ảnh hưởng đến hiệu suất của hệ thống: data bus càng rộng số lượng bit truyền đi một lần càng lớn.
- Bề rộng của addr bus ảnh hưởng đến dung lượng của hệ thống: addr bus càng rộng dải vị trí địa chỉ hóa càng lớn.



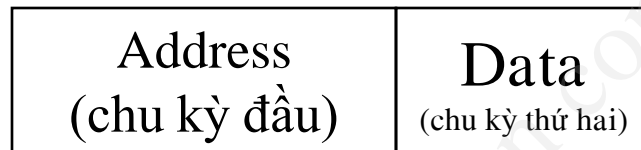
Dạng truyền dữ liệu

- Có một số dạng thức truyền data khác nhau mà bus hỗ trợ
- Tất cả bus đều hỗ trợ cả ghi (master→slave) và đọc (slave→master).
- Trong trường hợp ghép kênh addr/data: trước tiên bus được dùng để chỉ addr sau đó được dùng truyền data. Trong hoạt động đọc thường phải đợi lấy data từ slave và đặt lên bus. Trong cả hai hoạt động đọc và ghi đều phải mất thời gian lấy điều khiển bus.

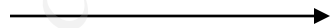


Ghép kênh addr/data

Ghi



Đọc

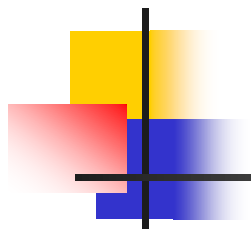


thời gian



Dạng truyền dữ liệu...

- Trong trường hợp không ghép kênh: data bus và addr bus được cấp riêng các đường.
 - Địa chỉ được đặt lên addr bus và duy trì trong khi data được đưa lên data bus. Trong hoạt động ghi, data được đưa lên data bus ngay sau khi địa chỉ đã ổn định trên addr bus và slave đã nhận ra địa chỉ. Trong hoạt động đọc, slave sẽ đặt data lên data bus ngay khi nhận ra địa chỉ của nó và đã lấy được data.



Ghi

Address

Data

Data và addr được master gửi ra trong cùng một chu kỳ lên các đường khác biệt

thời gian



Đọc

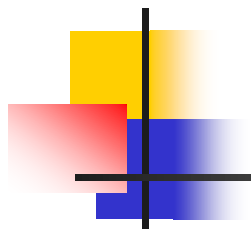
Address

Data

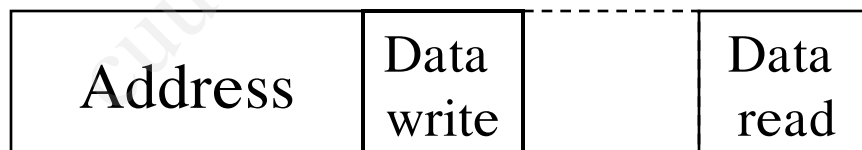


Dạng truyền dữ liệu...

- Có một số hoạt động phối hợp trên bus:
 - Đọc-ghi: đơn giản là một hoạt động đọc và ghi lại ngay tức thì tại cùng địa chỉ. Địa chỉ được công bố một lần vào thời điểm ban đầu. Hoạt động này không thể chia sẻ, nhằm ngăn chặn bất kỳ truy xuất nào đối với phần tử dữ liệu từ các master khác. Nhằm bảo vệ bộ nhớ trong hệ thống đa chương.
 - Đọc sau khi ghi: là một hoạt động cũng không thể chia sẻ gồm có ghi sau đó đọc lại ngay tại cùng địa chỉ. Mục đích kiểm tra.



Đọc-ghi



Đọc sau khi ghi



Dạng truyền dữ liệu

- Một số hệ thống bus cũng hỗ trợ truyền data dạng khối. Trong trường hợp này, một chu kỳ địa chỉ với nhiều chu kỳ dữ liệu theo sau. Phần dữ liệu đầu được đặt vào địa chỉ xác định nào đó, phần sau được đặt vào các vị trí địa chỉ kế tiếp.



I 10B



Front Side Bus và Chipset



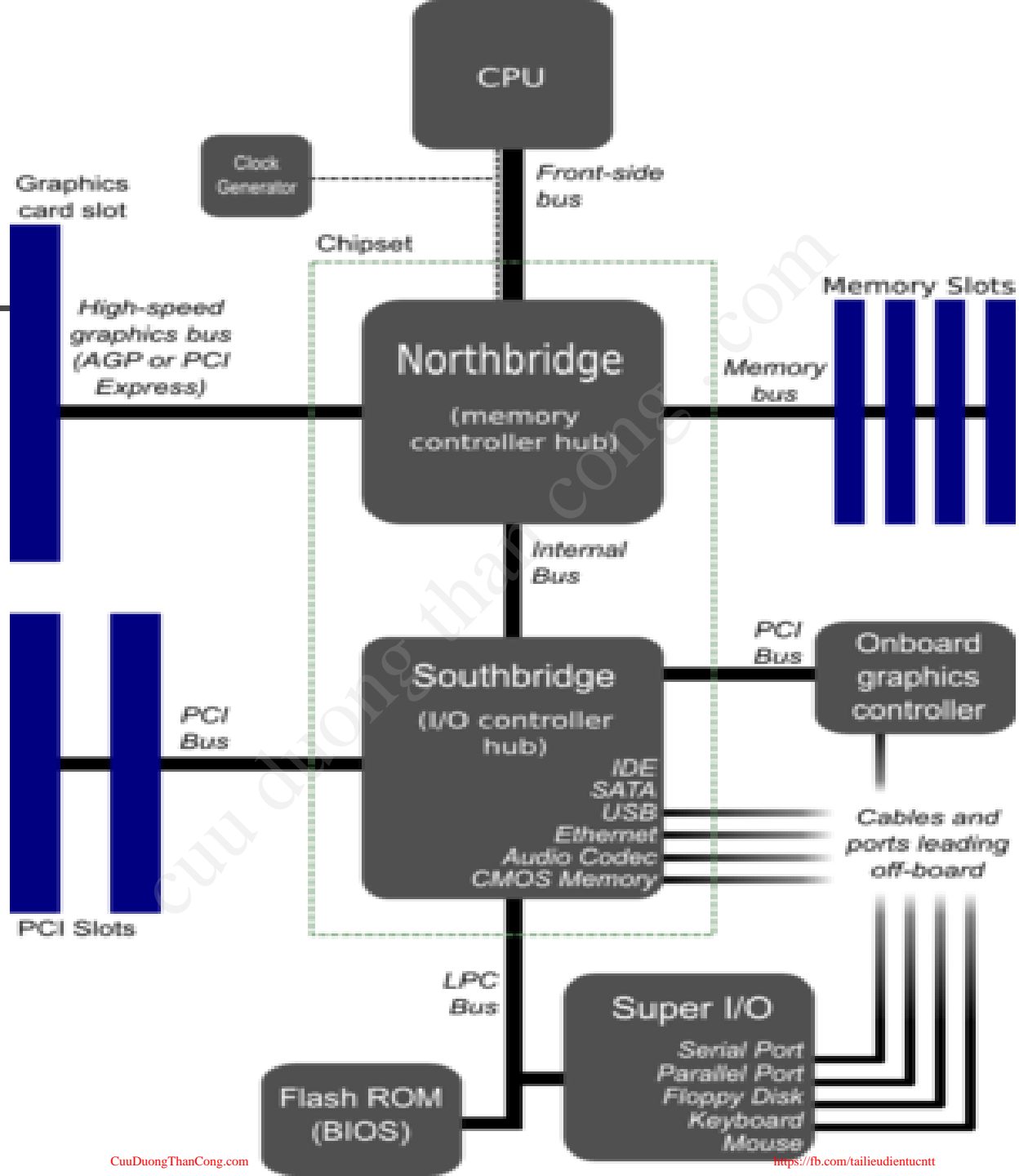
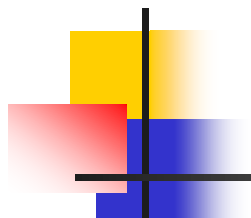
Khái niệm

- FSB là tên chỉ các bus địa chỉ và bus data của CPU được dùng trong các tài liệu của nhà chế tạo. Thuật ngữ này thường được dùng trong các mainboard của máy PC ngày nay. Ít khi được dùng trong các hệ thống nhúng.
- FSB đóng vai trò kết nối giữa CPU và phần còn lại của phần cứng máy tính qua một chipset. Chipset là tên để chỉ một nhóm các vi mạch (chip) đặc biệt, chúng được thiết kế để làm việc cùng nhau. Chipset thường được chia thành hai phần, gọi là chipset cầu bắc và chipset cầu nam. Chipset là điểm kết nối cho tất cả các bus khác trong hệ thống. Các bus như PCI, AGP và memory bus đều kết nối đến chipset để dữ liệu chuyển qua lại giữa các thiết bị được kết nối. Hệ thống bus thứ cấp này luôn chạy với tốc độ được suy ra từ FSB clock, nhưng không cần đồng bộ.



Khái niệm (tt)

- FSB là bus mang data và address giữa CPU và chip cầu bắc.
- Tùy vào bộ xử lý được dùng, một số máy tính cũng có back side bus nối CPU với Caches, bus này và cache được nối vào đó hoạt động nhanh hơn là truy xuất bộ nhớ hệ thống qua FSB.





Tốc độ FSB

- Bảng thông hay thông lượng tối đa của FSB được xác định bởi tích của bề rộng đường dẫn data, tần số clock và số lần truyền trong một chu kỳ. Ví dụ data path=32bit, FSB clock=100MHz và 4 lần truyền/clock thì băng thông là 1600Mbps.
- Tần số hoạt động của CPU được xác định bởi một bộ nhân clock, nhân tốc độ của FSB. Ví dụ tốc độ CPU là 3200 MHz dùng FSB 400 MHz, có nghĩa là CPU được đặt chạy với tốc độ gấp 8 lần tốc độ FSB. Bằng cách thay đổi FSB hay bộ nhân clock có thể lấy tốc độ CPU khác nhau.
- Cài đặt tốc độ FSB liên quan trực tiếp đến tốc độ bộ nhớ. Thông thường memory bus và FSB có tốc độ bằng nhau. Tuy nhiên, trong các hệ thống mới tỉ số này có thể là 5:4, có nghĩa là tốc độ bus bộ nhớ chạy gấp 5/4 lần FSB, ví dụ FSB là 400MHz thì tốc độ bus bộ nhớ là 500MHz, điều này được xem như hệ thống là bất đồng bộ.



Ưu khuyết điểm

- Công nghệ FSB có ưu điểm linh hoạt và giá thành thấp. Không có giới hạn số lượng CPU được đặt lên FSB, cho dù hiệu suất sẽ không thay đổi một cách tuyến tính xuyên qua các CPU gắn thêm (do cổ chai)
- Ban đầu, FSB này là một trung tâm cho tất cả các thiết bị hệ thống và CPU. Những năm gần đây bắt đầu xuất hiện khuynh hướng dùng các bus điểm nối điểm độc lập. FSB bị AMD chỉ trích như một công nghệ chậm chạp lạc hậu là nguyên nhân của các cổ chai trong máy tính. Trong khi một CPU tốc độ cao có thể thực thi chỉ thị với tốc cao, nhưng nó không thể nạp chỉ thị nhanh như mong muốn khi truy xuất bộ nhớ và các thiết bị I/O bị giới hạn bởi FSB.

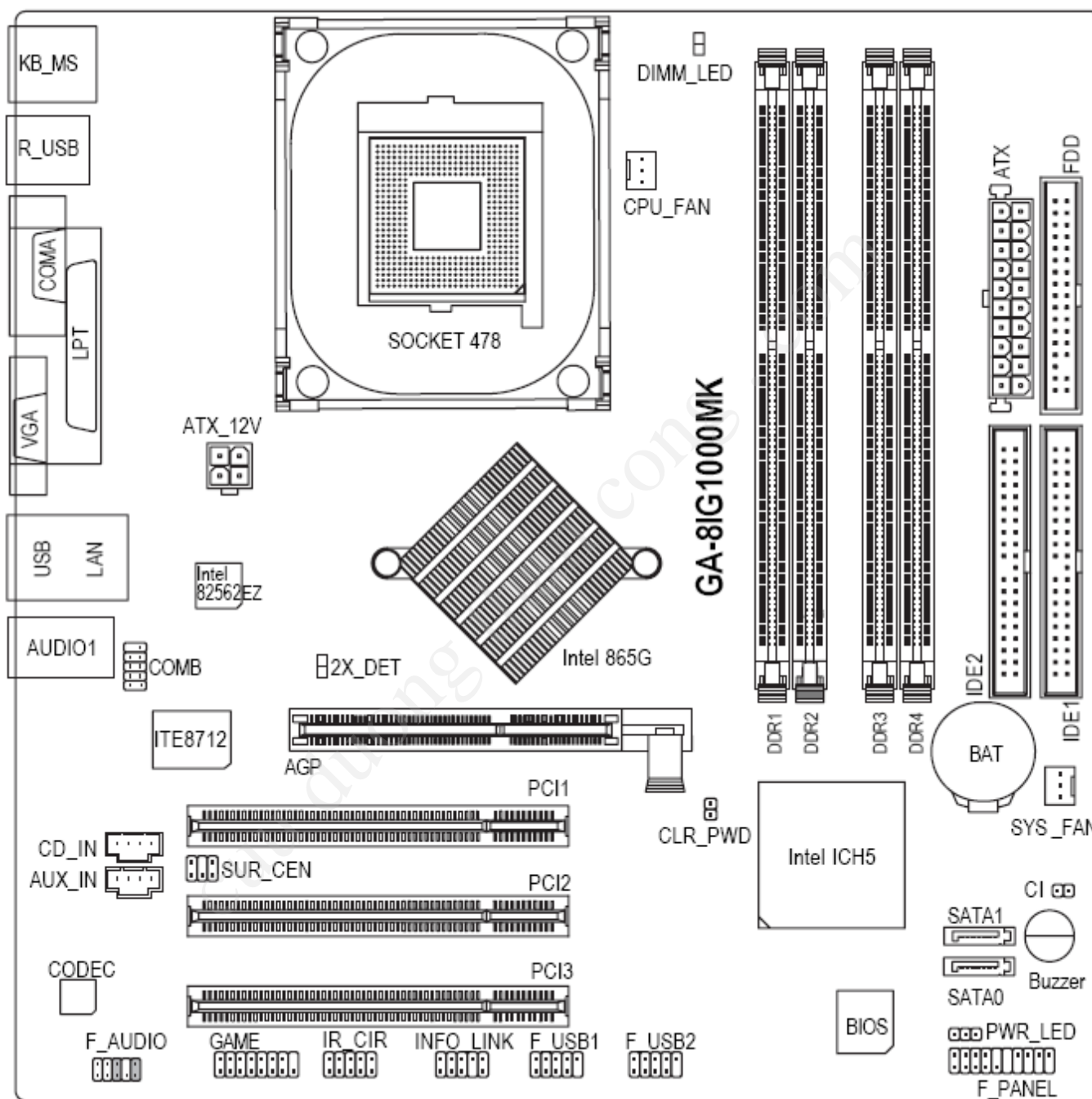


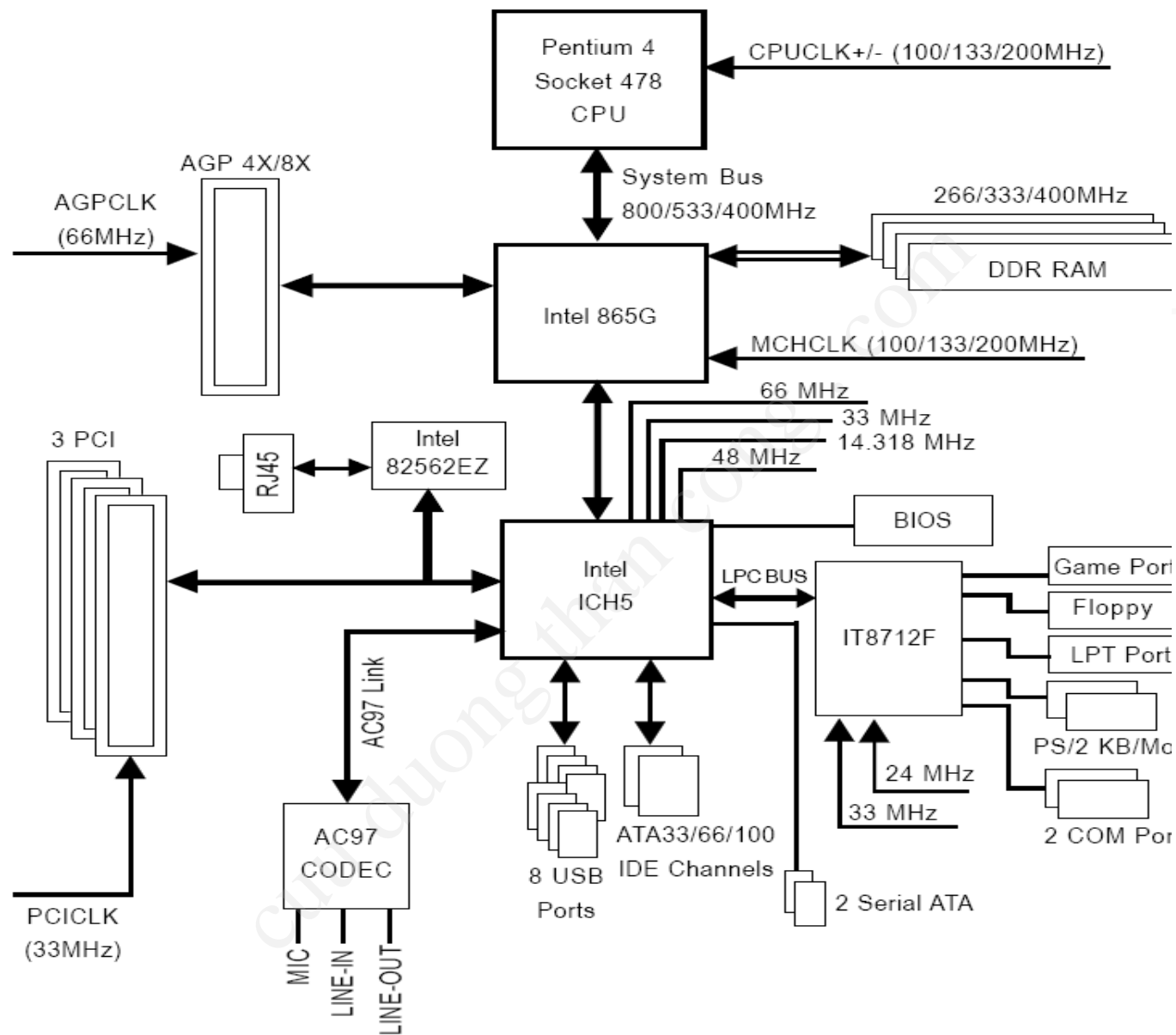
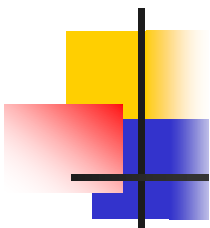
Ví dụ hệ thống thực tế

- Mainboard Gigabyte GA-8iG1000MK
- P4 Titan Series Motherboard

Features Summary

Form Factor	<ul style="list-style-type: none">• 24.3cm x 24.3cm Micro ATX size form factor, 4 layers PCB
CPU	<ul style="list-style-type: none">• Socket 478 for Intel® Micro FC-PGA2 Pentium® 4 processor• Support Intel® Pentium® 4 (Northwood, Prescott) processor• Support Intel® Pentium® 4 Processor with HT Technology *• Intel® Pentium® 4 800/533/400MHz FSB• 2nd cache depends on CPU
Chipset	<ul style="list-style-type: none">• Intel® Chipset 865G HOST/AGP/Controller• Intel® ICH5 I/O Controller Hub







Bài tập

1. Tìm hiểu hoạt động truyền dữ liệu trên PCI
2. Tìm hiểu hoạt động phân xử bus trên PCI